

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 11-330314

(43) Date of publication of application : 30.11.1999

(51)Int.Cl. H01L 23/28
H01L 21/56
H01L 21/301
H01L 23/50

(21)Application number : 10-128903 (71)Applicant : MITSUBISHI ELECTRIC CORP

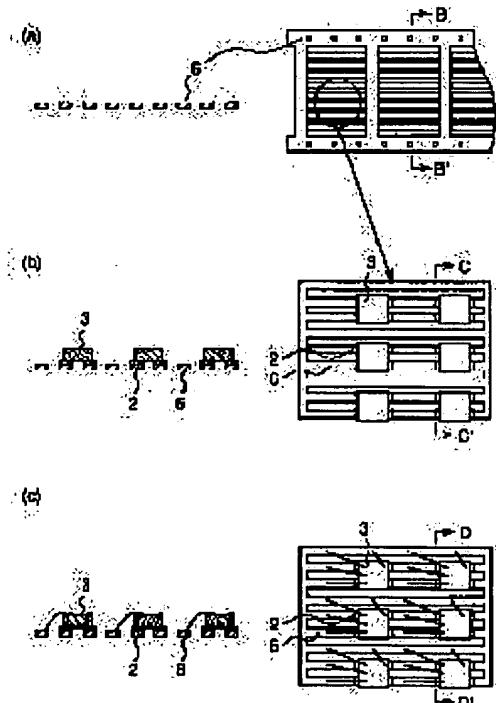
(22)Date of filing : 12.05.1998 (72)Inventor : SENYAMA KENJI
FUJIWARA TERUHISA
YAMAZAKI ATSUSHI

(54) SEMICONDUCTOR DEVICE STRUCTURE, MANUFACTURE THEREOF, AND LEAD FRAME
USED THEREFOR

(57) Abstract:

PROBLEM TO BE SOLVED: To enable a semiconductor element to be sealed up with resin by the use of the leads or the like without being based on the specifications of a semiconductor element, by a method wherein elements are fixed to a lead frame, the electrodes of the elements are connected to the leads where the elements are fixed and the other leads adjacent to the above leads, the elements and the leads are sealed up with resin, and the leads are cut off.

SOLUTION: Semiconductor elements 3 are fixed on two lead frames 6 where leads are arranged in parallel or like a screen beshrining the lead frames 6. Then, the electrodes of the semiconductor elements 3 are electrically connected to the lead frames 6 with wires of gold or the like. Furthermore, the electric elements 3 are collectively sealed up with sealing resin of epoxy resin or the like. The leads and the sealing resin are cut off along cut lines into separate semiconductor devices. By this setup, a lead where the semiconductor element 3 is fixed is made to serve as a die bonding pad, and another lead connected to the semiconductor element 3 with a wire is made to serve as a wire bonding pad.



LEGAL STATUS

[Date of request for examination] 09.02.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-330314

(43) 公開日 平成11年(1999)11月30日

(51) Int.Cl.⁶
H 01 L 23/28
21/56
21/301
23/50

識別記号

F I
H 01 L 23/28
21/56
23/50

A
T
S
G
B

審査請求 未請求 請求項の数13 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願平10-128903

(22) 出願日 平成10年(1998) 5月12日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 扇山 健治

長崎県諫早市貝津町1830番地25 イサハヤ
電子株式会社内

(72) 発明者 藤原 照久

長崎県諫早市貝津町1830番地25 イサハヤ
電子株式会社内

(72) 発明者 山崎 篤

長崎県諫早市貝津町1830番地25 イサハヤ
電子株式会社内

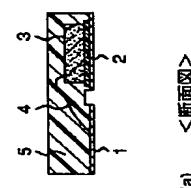
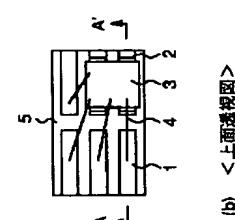
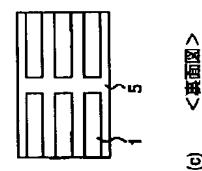
(74) 代理人 弁理士 青山 葦 (外1名)

(54) 【発明の名称】 半導体装置の製造方法及びその構造、該方法に用いるリードフレーム

(57) 【要約】

【課題】 搭載される半導体素子の仕様によらず、同じリードを用いて半導体素子の樹脂封止を行う半導体装置の製造方法及び、放熱特性、高周波特性に優れ、小型、軽量化の可能な半導体装置を提供する。

【解決手段】 同一平面内に平行に設けられた複数のリードを有するリードフレームに複数の半導体素子を搭載して、全体を樹脂封止した後に、各半導体装置毎に分割する。



【特許請求の範囲】

【請求項1】 ダイボンドパッド及びワイヤボンドパッドと、該ダイボンドパッド上に搭載された半導体素子と、該半導体素子を埋め込む封止樹脂からなる半導体装置の製造方法であって、

間隔をおいて略平行に縦列配置された複数のリードを同一平面内に備えるリードフレームを準備し、

該リードフレームの少なくとも一のリード表面に、複数の半導体素子を横列に固定し、各半導体素子の電極と、該半導体素子が固定されたリード及び該リードと縦方向に隣接した他のリードとをそれぞれ電気的に接続し、上記リードの裏面が露出するように、該リードの表面上から上記複数の半導体素子を一体に埋め込む上記封止樹脂を充填し、

上記リードを縦方向に切断して、上記半導体素子が固定された該リードを、該半導体素子が固定された部分と、電極と接続された部分とに分割するとともに、上記他のリードを、異なる電極とそれぞれ接続された部分に分割し、

上記リード及び上記封止樹脂を、上記半導体素子の間で縦方向に切断して、上記半導体素子が固定された上記リードをダイボンドパッドとし、上記電極と接続された該リードをワイヤボンドパッドとすることを特徴とする半導体装置の製造方法。

【請求項2】 ダイボンドパッド及びワイヤボンドパッドと、該ダイボンドパッド上に搭載された半導体素子と、該半導体素子を埋め込む封止樹脂からなる半導体装置の製造方法であって、

間隔をおいて略平行に縦列配置された櫛歯状のリードが向き合うように、同一平面内に間隔をおいて対称配置してなるリードフレームを準備し、

上記対象な櫛歯状のリードのいずれか片方の、少なくとも縦方向に1つおきのリード表面に半導体素子を固定し、該半導体素子の電極と、該リードに隣接する他のリードとを電気的に接続し、

上記リードの裏面が露出するように、該リードの表面上から上記半導体素子を一体に埋め込む上記封止樹脂を充填し、

上記リードを、上記封止樹脂とともに縦方向に切断して、上記リードフレームから切り離し、上記半導体素子が固定された該リードをダイボンドパッドとし、上記電極と接続された該リードをワイヤボンドパッドとすることを特徴とする半導体装置の製造方法。

【請求項3】 上記半導体素子を、縦列配置された複数の上記リードに跨るように固定することを特徴とする請求項1又は2に記載の半導体装置の製造方法。

【請求項4】 上記半導体素子を、横方向に対向する複数の上記リードに跨るように固定することを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項5】 上記半導体素子を、上記リードの表面上

1 2

に、導電性若しくは絶縁性接合材で固定することを特徴とする請求項1又は2に記載の半導体装置の製造方法。

【請求項6】 縦方向に配置された複数の上記半導体素子が、同一の上記封止樹脂に埋め込まれるように、複数の該半導体素子の外側で該封止樹脂を横方向に切断することを特徴とする請求項1又は2に記載の半導体装置の製造方法。

【請求項7】 間隔をおいて互いに略平行に縦列配置された複数のリードを同一平面内に備えることを特徴とする請求項1に記載の製造方法に用いるリードフレーム。

【請求項8】 間隔をおいて略平行に縦列配置された櫛歯状のリードが向き合うように、同一平面内に間隔をおいて対象配置されてなることを特徴とする請求項2に記載の製造方法に用いるリードフレーム。

【請求項9】 半導体素子を上面に搭載したダイボンドパッドと、該ダイボンドパッドと略平行に縦列配置され、該半導体素子の電極と接続されたワイヤボンドパッドと、該半導体素子を埋め込む封止樹脂からなる半導体装置であって、更に、上記ダイボンドパッド及び上記ワイヤボンドパッドのそれぞれに横列配置されたワイヤボンドパッドを備え上記封止樹脂が、上記ダイボンドパッドと上記ワイヤボンドパッドの裏面が露出するように、該ダイボンドパッドと該ワイヤボンドパッドの上面上から充填されてなることを特徴とする半導体装置。

【請求項10】 少なくとも2つの上記ダイボンドパッドを備えることを特徴とする請求項9に記載の半導体装置。

【請求項11】 上記半導体素子が、縦列配置された複数の上記ダイボンドパッドに跨るように固定されたことを特徴とする請求項9に記載の半導体装置。

【請求項12】 上記ダイボンドパッドに横列配置されたダイボンドパッドを備え、これらのダイボンドパッドに跨るように上記半導体素子が固定されてなることを特徴とする請求項9に記載の半導体装置。

【請求項13】 縦方向に配置された複数の上記半導体素子が、同一の上記封止樹脂に埋め込まれてなることを特徴とする請求項9に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置の製造方法及びその構造に関し、特に、小型化、薄型化、軽量化、低価格化を可能とする樹脂封止型の半導体装置の製造方法及びその構造に関する。

【0002】

【従来の技術】 図10は、従来構造のガルウイング型半導体装置であり、図10(a)に断面図を、図10(b)に上面図(透視図)を示す。かかる半導体装置は、一般には、図11に示すような工程に従って製造される。即ち、図12に示すようなアイランド14とリード1とを備えたりードフレーム6のアイランド14上

に、半導体素子3がダイボンド材2により固定される。続いて、アイランド1 4の周囲のリード1のインナーリード部1 aと半導体素子3上の電極パッドが金線等のワイヤ4を用いたワイヤボンディングにより接続された後、封止用樹脂5を用いて、リードフレーム6の両側から、各素子毎に個別に樹脂封止が行われる。図1 3は、樹脂封止後の従来構造にかかる半導体装置の上面図(封止樹脂は点線で示す)である。最後に、リード1のアウターリード部1 bは、すず等のメッキが施され、リードフレーム6から切断されて、ガルウイング型に成形され、図1 2に示すような半導体装置となる。

【0003】

【発明が解決しようとする課題】従来の製造方法では、予め、半導体素子3の大きさに合わせたアイランド1 4を備えたりードフレーム6を準備する必要があり、また、各半導体素子3毎に樹脂封止用のモールド金型(図示せず)が必要となる。従って、仕様の異なる半導体素子3を用いる場合、夫々の仕様に応じたリードフレーム6、及びモールド金型を準備することが必要となる。また、図1 2に示すような従来の半導体装置では、リードフレーム6の両面に樹脂が形成されるため、半導体装置の小型化、軽量化に一定の限界があった。更には、半導体素子3の放熱が、リード6を通して行われるため、放熱量の大きいパワートランジスタ等に用いることが困難であるとともに、半導体素子3とマザーボードとの接続距離も比較的長くなるため、高周波トランジスタ等に用いることも困難であった。

【0004】これに対して、例えば、特開平9-27584号公報には、リード上に直接半導体チップを接続させるCOL(Chip On Lead)構造のモールドトランジスタが提案されているが、かかるモールドトランジスタの製造には、その仕様に応じたリードフレームが必要となるとともに、樹脂モールドも各半導体素子毎に個別に行われるために、モールド用金型も各仕様に応じて準備することが必要となり、上述の問題点を解決するものではない。また、アウターリードを用いてマザーボードに実装されるため、熱放出量の大きい素子への適用や、高周波用素子への適用は困難であった。そこで、本発明は、半導体素子の仕様によらず、同じリード等を用いて半導体素子の樹脂封止を行う半導体装置の製造方法及び、放熱特性、高周波特性に優れ、小型、軽量化の可能な半導体装置を提供することを目的とする。

【0005】

【課題を解決するための手段】そこで、発明者らは鋭意研究の結果、略平行に設けたリードを有するリードフレームに複数の半導体素子を搭載して、全体を樹脂封止した後に、各半導体装置毎に切断することにより、半導体素子の仕様によらずに同じリードフレームを用いて半導体装置の作製が可能となること、かかる半導体装置では、放熱特性、高周波特性の向上が可能となることを見

出し、本発明を完成した。

【0006】即ち、本発明は、ダイボンドパッド及びワイヤボンドパッドと、該ダイボンドパッド上に搭載された半導体素子と、該半導体素子を埋め込む封止樹脂からなる半導体装置の製造方法であって、間隔をおいて略平行に縦列配置された複数のリードを同一平面内に備えるリードフレームを準備し、該リードフレームの少なくとも一のリード表面に、複数の半導体素子を横列に固定し、各半導体素子の電極と、該半導体素子が固定された

10 リード及び該リードと縦方向に隣接した他のリードとをそれぞれ電気的に接続し、上記リードの裏面が露出するよう、該リードの表面上から上記複数の半導体素子を一体に埋め込む上記封止樹脂を充填し、上記リードを縦方向に切断して、上記半導体素子が固定された該リードを、該半導体素子が固定された部分と、電極と接続された部分とに分割するとともに、上記他のリードを、異なる電極とそれぞれ接続された部分に分割し、上記リード及び上記封止樹脂を、上記半導体素子の間で縦方向に切断して、上記半導体素子が固定された上記リードをダイ

20 ボンドパッドとし、上記電極と接続された該リードをワイヤボンドパッドとすることを特徴とする半導体装置の製造方法である。かかる方法を用いることにより、同じ形状のリードフレームを用いて、異なるサイズの半導体素子を搭載した半導体装置の作製が可能となり、製造工程の簡略化、製造コストの低減が可能となる。

【0007】また、かかる方法を用いることにより、半導体素子を固定したリードフレームを一括して樹脂封止することができるため、各半導体装置毎に樹脂封止を行っていた従来方法のように、半導体装置毎に、その大きさに応じた樹脂封止用モールド金型が必要とならず、製造コストの低減が可能となる。

【0008】また、量産工程においては、図3(a)のように、連続して半導体素子を固定したリードフレームを切断して半導体装置を作製するため、リードフレームに無駄になる部分が発生せず、リードフレームの単位面積当たりの製品収量が向上し、製造コストの低減を図ることが可能となる。

【0009】更には、半導体素子のサイズが変わった場合でも、同じリードフレームを用いて半導体装置の製造が可能となり、従来方法のように、半導体素子のサイズにあわせて、アイランドの大きさの異なるリードフレームを用いる必要がなくなるため、リードフレームの共通化により、製造コストの低減を図ることが可能となる。

【0010】また、本発明は、ダイボンドパッド及びワイヤボンドパッドと、該ダイボンドパッド上に搭載された半導体素子と、該半導体素子を埋め込む封止樹脂からなる半導体装置の製造方法であって、間隔をおいて略平行に縦列配置された歯状のリードが向き合うように、同一平面内に間隔をおいて対象配置してなるリードフレームを準備し、上記対象な歯状のリードのいずれか片

方の、少なくとも縦方向に1つおきのリード表面に半導体素子を固定し、該半導体素子の電極と、該リードに隣接する他のリードとを電気的に接続し、上記リードの裏面が露出するように、該リードの表面上から上記半導体素子を一体に埋め込む上記封止樹脂を充填し、上記リードを、上記封止樹脂とともに縦方向に切断して、上記リードフレームから切り離し、上記半導体素子が固定された該リードをダイボンドパッドとし、上記電極と接続された該リードをワイヤボンドパッドとすることを特徴とする半導体装置の製造方法である。このように、予め切断されたリードを備えたリードフレームを用いることによっても、同様に複数のワイヤボンドパッドを作製することができる。

【0011】上記半導体素子は、縦列配置された複数の上記リードに跨るように固定するものであっても良い。かかる方法により、半導体素子のサイズが変わった場合であっても、同じリードフレームを用いて半導体装置を作製することが可能となり、リードフレームの共通化により、製造コストの低減が可能となる。

【0012】上記半導体素子は、横方向に対向する複数の上記リードに跨るように固定するものであっても良い。かかる方法により、半導体素子のサイズや電極位置等の仕様が変わった場合であっても、同じリードフレームを用いて半導体装置を作製することが可能となり、リードフレームの共通化により、製造コストの低減が可能となる。

【0013】上記半導体素子は、上記リードの表面上に、導電性若しくは絶縁性接合材で固定するものであっても良い。特に、導電性樹脂を用いることにより、半導体装置と下部のリードとを、電気的に接続することが可能となる。

【0014】また、本発明は、縦方向に配置された複数の上記半導体素子が、同一の上記封止樹脂に埋め込まれるように、複数の該半導体素子の外側で該封止樹脂を横方向に切断することを特徴とする半導体装置の製造方法である。これにより、複数の半導体素子を、一の封止樹脂で封止した半導体装置の作製が可能となる。特に、切断部分を選択することにより、半導体装置内に封止される半導体素子の数を任意に変えることが可能となる。

【0015】また、本発明は、間隔をおいて互いに略平行に縦列配置された複数のリードを同一平面内に備えることを特徴とするリードフレームである。かかるリードフレームとして供給することにより、取り扱いが容易になるからである。

【0016】また、本発明は、間隔をおいて略平行に縦列配置された歯状のリードが向き合うように、同一平面内に間隔をおいて対称配置されてなることを特徴とするリードフレームである。かかるリードフレームを用いることにより、樹脂封止後のリードのハーフカット工程が不要となる。

【0017】また、本発明は、半導体素子を上面に搭載したダイボンドパッドと、該ダイボンドパッドと略平行に縦列配置され、該半導体素子の電極と接続されたワイヤボンドパッドと、該半導体素子を埋め込む封止樹脂からなる半導体装置であって、更に、上記ダイボンドパッド及び上記ワイヤボンドパッドのそれぞれに横列配置されたワイヤボンドパッドを備え、上記封止樹脂が、上記ダイボンドパッドと上記ワイヤボンドパッドの裏面が露出するように、該ダイボンドパッドと該ワイヤボンドパッドの上面から充填されてなることを特徴とする半導体装置である。かかる半導体装置は、半導体装置の表面のみが樹脂封止され、裏面にリードを切断して形成されたダイボンドパッドとワイヤボンドパッドが露出した構造となっているため、アウターリードを用いてマザーボードに接続される従来構造の半導体装置に比べて、実装面積、実装高さを小さくでき、小型化、軽量化に寄与することができる。

【0018】また、マザーボード上に直接ダイボンドパッドとワイヤボンドパッドが接続されるため、従来構造に比べて、半導体素子からの放熱特性を向上させることができる。これにより、半導体素子に発熱量の大きい高出力素子を用いた場合でも安定した動作を確保することが可能となる。

【0019】また、アウターリードを用いてマザーボードと接続する従来構造に比べて、マザーボードと半導体素子との接続距離の短縮が可能となるため、半導体素子に高周波素子を用いた場合でも、良好な高周波特性を得ることが可能となる。また、ダイボンドパッド、ワイヤボンドパッドを用いて、半導体装置を半田等でマザーボードに固定する場合の固定面積も大きくなり、固定強度の向上を図ることも可能となる。

【0020】また、本発明は、少なくとも2つの上記ダイボンドパッドを備えることを特徴とする半導体装置である。

【0021】上記半導体素子は、縦列配置された複数の上記ダイボンドパッドに跨るように固定されたものであっても良い。

【0022】上記ダイボンドパッドに横列配置されたダイボンドパッドを備え、これらのダイボンドパッドに跨がるように上記半導体素子が固定されても良い。

【0023】また、本発明は、縦方向に配置された複数の上記半導体素子が、同一の上記封止樹脂に埋め込まれてなることを特徴とする半導体装置である。

【0024】

【発明の実施の形態】実施の形態1 本発明の第1の実施形態について、図1～4を参照しながら説明する。図中、図1.2と同一符号は、同一又は相当箇所を示す。図1は、本実施の形態にかかるが半導体装置であり、図1(a)は、A-A'における断面図、図1(b)は、上面図、図1(c)は、裏面図である。以下に示す製造工

程図では、右図が上面図、左図が断面図となっている。かかる半導体装置では、平行に配置された3本のリード1の2つに跨るように半導体素子3がダイボンド材2で固定されている。リード1は、中央部で切断（ハーフカット）され、半導体素子3が固定されたダイボンドパッドと、半導体素子3の電極と金等のワイヤ4を用いて電気的に接続されたワイヤボンドパッドとに分割されている。半導体素子は、リード1の片面にのみ形成されたエポキシ樹脂等の封止樹脂5により樹脂封止されている。

【0025】次に、上記半導体装置の製造方法について説明する。まず、図2(a)のリードフレーム準備工程に示すように、同一平面内に略平行に設けられた、いわゆる簾状にリードが連なったリードフレーム6を準備する。図2(a)右図は、リードフレーム6の上面図、左図は、B-B'における断面図である。リードフレーム6には、銅、4・2アロイ等の材料を用いることが好ましい。

【0026】次に、図2(b)のダイボンド工程に示すように、複数の半導体素子3を、2つのリードフレームに跨るように固定する。固定には、エポキシ樹脂等のダイボンド材2が用いられる。リードと半導体素子3の裏面を電気的に接続する場合は、導電性の接着剤を用いる。

【0027】次に、図2(c)のワイヤボンド工程に示すように、金線等のワイヤ4を用いて、半導体素子3の電極とリードフレーム6とを電気的に接続する。図2(c)では、4本のワイヤ4を形成したが、半導体素子3の電極数に合わせて、半導体素子3が固定された半導体素子3の周囲のリードフレーム6との間に、更にワイヤ4を形成することも可能である。

【0028】次に、図3(a)の樹脂封止工程に示すように、エポキシ樹脂等の封止樹脂5で、複数の半導体素子3を一括して封止する。かかる樹脂封止は、図10に示すようにリードの両面から行うのではなく、リードの半導体素子3が固定された面のみに行われる。また、従来のように、半導体素子ごとに樹脂封止用金型を用いて樹脂封止するのではなく、複数の半導体素子が一括して封止されるように樹脂封止される。

【0029】次に、図3(b)のマーキング工程に示すように、封止樹脂5に封止された半導体素子3の位置を識別するためのマークが付される。かかるマーキングは、例えばYAGレーザ等を用いて、封止樹脂5の所定の位置を変質させることにより行われる。

【0030】次に、図3(c)に示す分割工程に示すように、リードフレーム6に搭載された状態で樹脂封止された半導体素子を分割して、個々の半導体装置の作製が行われる。分割工程は、リードフレーム6に固定された半導体素子が、固定フレーム10に固定された粘着テープ9上に貼り付けられた後、ダイシング装置等を用いて

切断することにより行われる。切断（ダイシング）は、まず、ハーフカットライン12に沿って、ワイヤ4を切断しない程度の深さに、裏面側よりリードフレーム6のハーフカットを行い、リードを切断する。かかるハーフカットでは、図4(a)に示すように、リードを切断することにより、半導体素子3が固定された部分と、かかる半導体素子3の電極と接続された部分とに分離することにより、両者が電気的に切り離される。また、2カ所にワイヤ4が接続されたリードが切断されることにより、それぞれがワイヤボンドパッドとなる。続いて、切断ライン8に沿って、リード及び封止樹脂5を切断して、各半導体素子3を分離することにより、半導体装置が完成する。なお、半導体素子3が固定されたリードは、ダイボンドパッドとなり、半導体素子3の電極とワイヤ4により接続されたリードは、ワイヤボンドパッドとなる。

【0031】続いて、粘着テープ9上に固定した状態で、各半導体装置の電気的特性のテストを行った後、粘着テープ9より取り外し、半導体装置が完成する。尚、20 粘着テープ9から半導体素子装置を取り外した後に、電気的特性のテストを行ってもかまわない。

【0032】最後に、図4(b)の包装工程に示すように、紙等のテーピング用エンボステープ13又はトレー等に、完成した半導体装置を並べ梱包する。図4(b)は、梱包後を示す図である。

【0033】このように、上記方法で作製した本実施の形態にかかる半導体装置は、半導体装置の表面のみが樹脂封止され、裏面にリードを切断して形成されたダイボンドパッドとワイヤボンドパッドが露出した構造となっている。従って、図10に示す従来構造の半導体装置のように、アウターリード1bを用いてマザーボードに接続されるのではなく、半導体装置の裏面を用いて直接接続されるため、実装面積、実装高さを小さくでき、小型化、軽量化に寄与することが可能となる。

【0034】また、マザーボード上に直接ダイボンドパッドとワイヤボンドパッドが接続されるため、従来構造に比べて、半導体素子からの放熱特性を向上させることができる。これにより、半導体素子3に発熱量の大きい高出力素子を用いた場合でも安定した動作を確保するこ40 とが可能となる。

【0035】また、インナーリード1a、アウターリード1bを用いてマザーボードと接続する従来構造に比べて、マザーボードと半導体素子3との接続距離の短縮が可能となるため、半導体素子3に高周波素子を用いた場合でも、良好な高周波特性を得ることが可能となる。

【0036】従って、図10の従来構造の半導体装置や、図14のC0L型半導体装置では、アウターリード1bを用いて、半導体装置とマザーボードとを接続するため、本実施の形態にかかる半導体装置のように小型化、軽量化を図ることが困難であり、また、放熱特性、高周

波特性の向上を図ることも困難である。

【0037】また、ダイボンドパッド、ワイヤボンドパッドを用いて、半導体装置を半田等でマザーボードに固定する場合の固定面積も大きくなり、固定強度の向上を図ることも可能となる。

【0038】また、本実施の形態にかかる半導体素子の製造方法では、いわゆる簾状のリードフレーム6に複数の半導体素子を固定し、樹脂封止した後に切断して半導体装置を形成する。このため、図12に示すような、搭載される半導体素子に合ったアイランド14を備えたりードフレーム6を準備する従来の方法に比較して、リードフレーム6の共有化を図ることが可能となり、製造工程の簡略化、製造コストの低減が可能となる。

【0039】また、半導体素子3を固定したリードフレームを一括して樹脂封止するため、各半導体装置毎に樹脂封止を行っていた従来方法のように、半導体装置毎に、その大きさに応じた樹脂封止用モールド金型が必要とならず、製造コストの低減が可能となる。

【0040】特に、量産工程においては、図3(a)のように、連続して半導体素子を固定したリードフレーム6を切断して半導体装置を作製するため、リードフレーム6に無駄になる部分が発生せず、リードフレーム6の単位面積当たりの製品収量が向上し、製造コストの低減を図ることが可能となる。

【0041】なお、本実施の形態では、2つのリードに半導体素子3が跨がって固定される場合について説明したが、更にサイズの大きな半導体素子3を用いる場合には、例えば、図5に示すように、3つのリードに跨がるように固定することも可能である。即ち、本実施の形態にかかる方法を用いることにより、半導体素子3のサイズが変わった場合でも、同じリードフレーム6を用いて半導体装置の製造が可能となり、従来方法のように、半導体素子3のサイズにあわせて、アイランド14の大きさのことなるリードフレーム6を用いる必要がなくなるため、リードフレーム6の共通化により、製造コストの低減を図ることが可能となる。

【0042】実施の形態2. 本発明の第2の実施形態について、図6、7を参照しながら説明する。図6は、本実施の形態にかかる半導体装置の(a)断面図、(b)上面図、及び(c)裏面図であり、図1と同一符号は同一又は相当箇所を示す。

【0043】次に、かかる半導体装置の製造方法について説明する。本実施の形態にかかる製造方法では、まず、図7(a)に示すような、リードフレーム6を準備する。かかるリードフレーム6は、同一平面に略平行に設けられた複数のリードが、いわゆる簾状に設けられている点で上記実施の形態1のリードフレーム6と同じであるが、各リードの中央が、予め切断されている点で異なっている。

【0044】次に、図7(b)に示すように、2つのリ

ードに跨がるように、半導体素子3を固定し、半導体素子3の電極と、周囲のリードとをワイヤ4により、電気的に接続する。

【0045】次に、図7(c)に示すように、上記実施の形態1と同じダイシング方法を用いて、各半導体装置に分割する。この場合、本実施の形態では、予め、リードの中央が切断されたリードフレーム6が用いられているため、実施の形態1のような、リードのみを切断するハーフカット工程が不要となる。

【0046】10 このように、本実施の形態にかかる製造方法を用いることによっても、図6に示すような半導体装置を得ることができる。この場合、各半導体装置への分割工程において、ハーフカット工程が不要となり、製造工程の簡略化が可能となる。特に、半導体装置の小型化により、ハーフカット部分と、その上に形成されたワイヤ4との距離が小さくなる場合は、ハーフカット深さの制御が困難となるため、小型化された半導体装置の製造には、予めリードに切断箇所が設けられたリードフレーム6を用いる本製造方法を適用することが好ましい。

【0047】20 実施の形態3. 本発明の第3の実施形態について、図8、9を参照しながら説明する。図8は、本実施の形態にかかる半導体装置の(a)断面図、(b)上面図、及び(c)裏面図であり、図中、図1と同一符号は、同一又は相当箇所を示す。図8では、半導体素子3が、2本のリードに跨がるとともに、リードの切断箇所をも跨がるように固定されている。

【0048】30 かかる半導体装置は、上記実施の形態2で用いた、予めリードに切断箇所を設けたリードフレーム6を準備し、かかるリードフレーム6に、図9に示すように半導体素子3を、ダイボンド材2を用いて固定し、更に、半導体素子3の電極と、周囲のリードとをワイヤ4で接続する。なお、本実施の形態では、ダイボンド材2に絶縁性材料を用いている。

【0049】かかる構造を用いることにより、ワイヤ4を接続するリード数を多くすることが可能となるとともに、ワイヤ4の長さの短縮化、均一化を図ることが可能となる。

【0050】40 【発明の効果】以上の説明から明らかなように、本発明にかかる半導体素子の製造方法では、搭載される半導体素子に合わせてリードフレームを準備する必要がなく、リードフレームの共有化が可能となるため、製造工程の簡略化、製造コストの低減が可能となる。

【0051】また、かかる製造方法では、サイズの大きい半導体素子を搭載する場合であっても、複数のリードを跨ぐように半導体素子を固定することによりリードフレームの共有化を図ることが可能となる。

【0052】また、半導体素子を固定したリードフレームを一括して樹脂封止するため、半導体装置毎に、その大きさに応じた樹脂封止用モールド金型を準備すること

が不要となり、製造工程の簡略化、製造コストの低減が可能となる。

【0053】特に、かかる製造方法では、連続して半導体素子を固定したリードフレームを切断して半導体装置を作製するため、リードフレームに無駄になる部分が発生せず、リードフレームの単位面積当たりの製品収量が向上し、製造コストの低減が可能となる。

【0054】また、本発明にかかる半導体装置では、表面のみが樹脂封止され、裏面にリードを切断して形成されたダイボンドパッドとワイヤボンドパッドが露出した構造となっているため、半導体装置の裏面を用いて直接マザーボードに接続することが可能となり、実装面積、実装高さを小さくでき、小型化、軽量化に寄与することが可能となる。

【0055】また、マザーボード上に直接ダイボンドパッドとワイヤボンドパッドが接続されるため、半導体素子からの放熱特性を向上させることができ、発熱量の大きい高出力素子に適用することも可能となる。

【0056】また、マザーボードと半導体素子との接続距離の短縮が可能となるため、半導体素子に高周波素子を用いた場合でも、良好な高周波特性を得ることが可能となる。

【0057】また、ダイボンドパッド、ワイヤボンドパッドを用いて、半導体装置を半田等でマザーボードに固定する場合の固定面積も大きくなり、固定強度の向上を図ることも可能となる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1にかかる半導体装置で

ある。

【図2】 本発明の実施の形態1にかかる半導体装置の製造工程図である。

【図3】 本発明の実施の形態1にかかる半導体装置の製造工程図である。

【図4】 本発明の実施の形態1にかかる半導体装置の製造工程図である。

【図5】 本発明の実施の形態1にかかる他の半導体装置である。

【図6】 本発明の実施の形態2にかかる半導体装置である。

【図7】 本発明の実施の形態2にかかる半導体装置の製造工程図である。

【図8】 本発明の実施の形態3にかかる半導体装置である。

【図9】 本発明の実施の形態3にかかる半導体装置の製造工程図である。

【図10】 従来構造にかかる半導体装置である。

【図11】 従来構造の半導体装置の製造工程である。

【図12】 従来構造の半導体装置の製造に用いるリードフレームである。

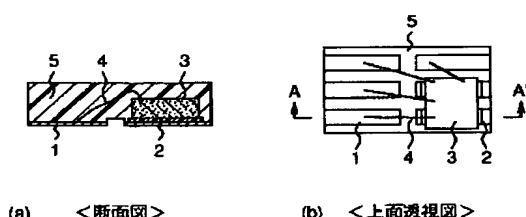
【図13】 従来構造の半導体装置の製造工程図である。

【図14】 従来構造にかかる他の半導体装置である。

【符号の説明】

1 リード、2 ダイシング材、3 半導体素子、4 ワイヤ、5 封止樹脂、6 リードフレーム、7 マーク。

【図1】

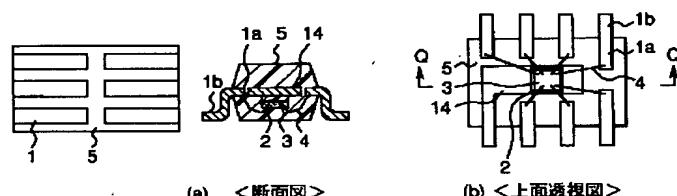


(a) <断面図>

(b) <上面透視図>

(c) <裏面図>

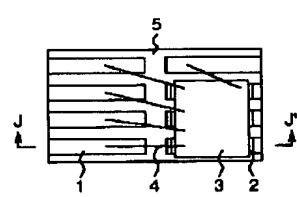
【図10】



(a) <断面図>

(b) <上面透視図>

【図5】

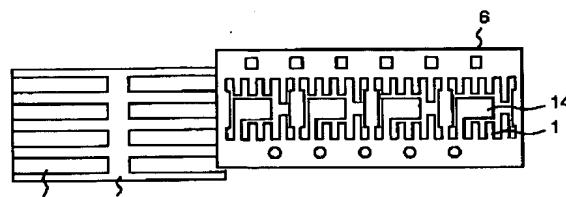


(a) <断面図>

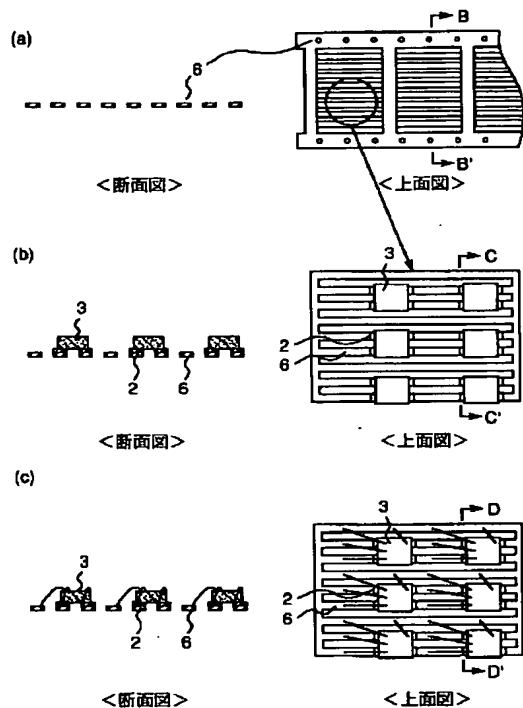
(b) <上面透視図>

(c) <裏面図>

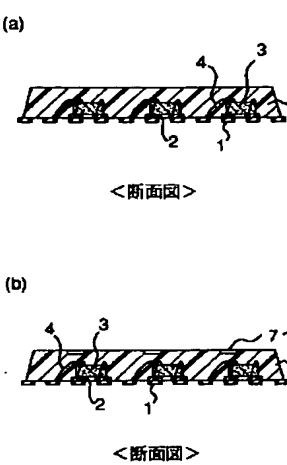
【図12】



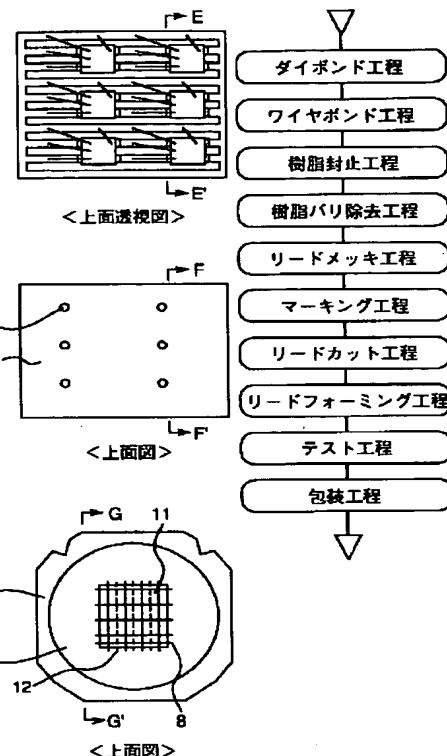
【図 2】



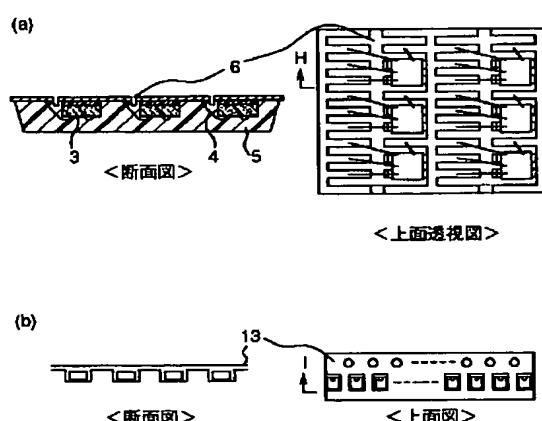
【図 3】



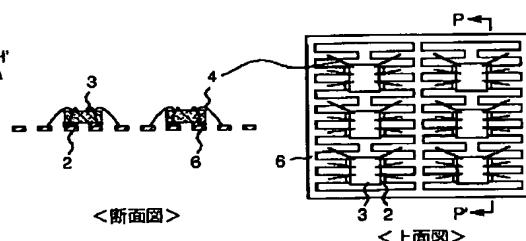
【図 11】



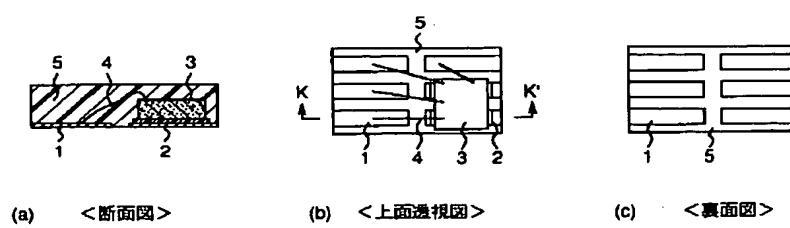
【図 4】



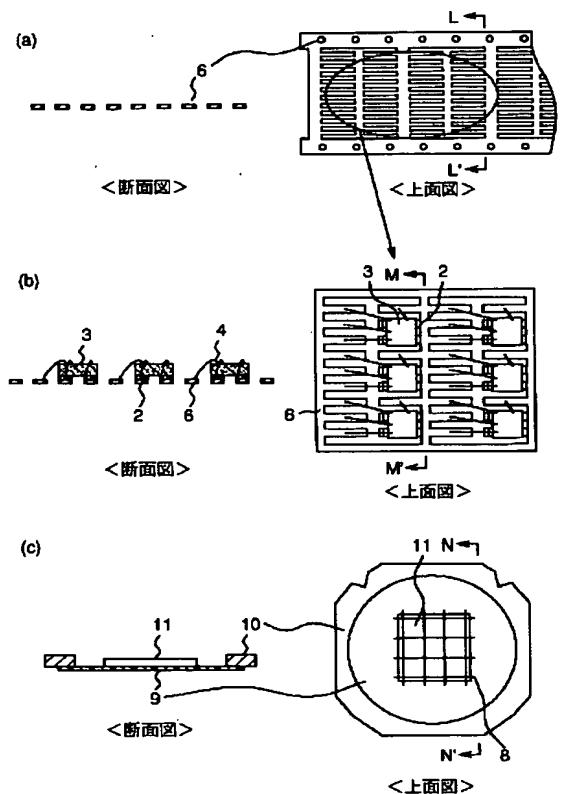
【図 9】



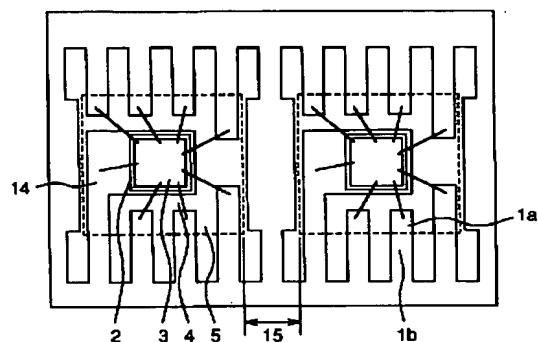
【図 6】



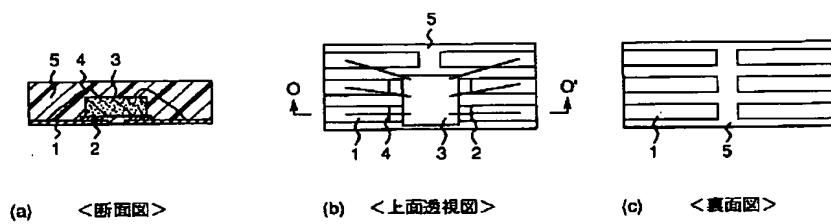
【図 7】



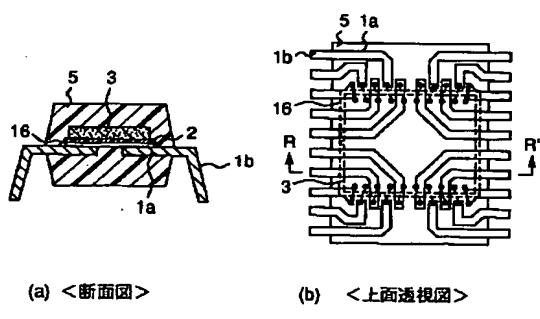
【図 13】



【図 8】



【図 14】



フロントページの続き

(51) Int. Cl. 6

H 01 L 23/50

識別記号

F I

H 01 L 21/78

Q

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.